

## 1.8V,12-LVDS/21-CMOS输出, 低功耗时钟扇出缓冲器

### 特征

- 2个可选差分输入
- 可选LVDS/CMOS输出
- 支持12个LVDS（800MHz）或24个CMOS（250MHz）输出
- 超低附加抖动：小于100 fs
- 3ns 时钟延迟
- 睡眠模式
- 外部引脚可编程
- 7 mm×7 mm QFN-48封装

### 应用

- 低抖动时钟扇出
- 时钟和数据信号重建
- 电平转换
- 无线通信
- 有线通信
- 医疗和工业影像
- ATE与高性能仪器

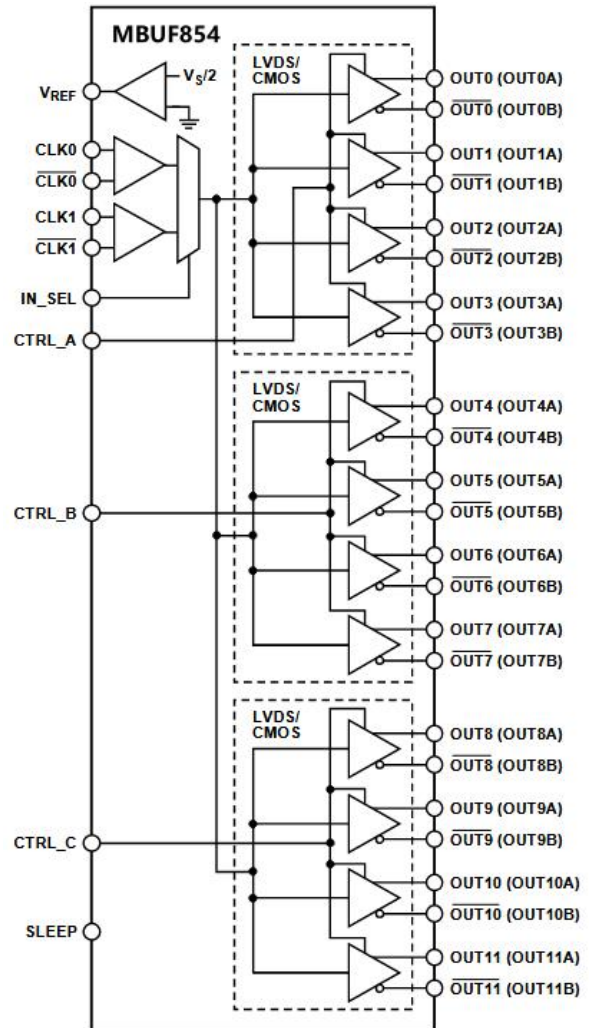
### 描述

MBUF854是一款800MHz/250MHz LVDS/CMOS输出的时钟缓冲器，有较低的功耗以及抖动。可以配置为12个LVDS输出或者24个CMOS输出，或者配置成混合模式的输出。输出模式由三个控制引脚控制。

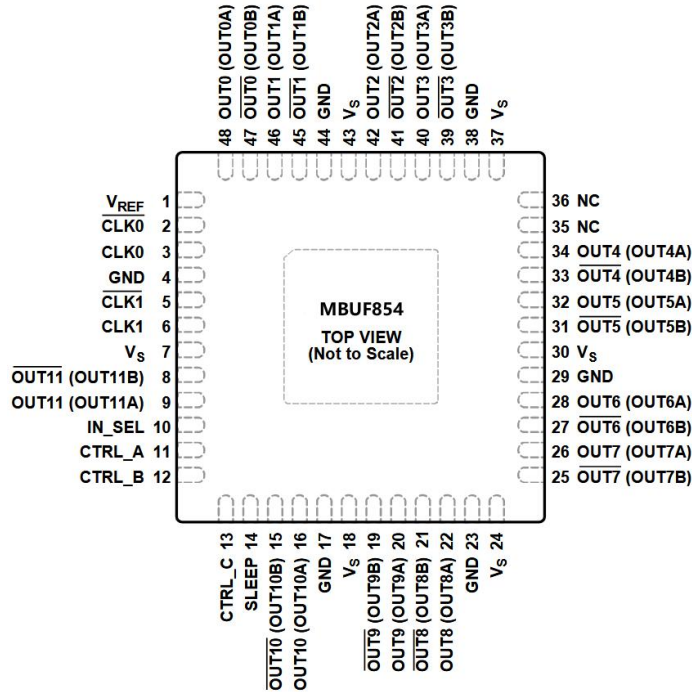
MBUF854提供2个可选输入以及睡眠模式，IN\_SEL引脚来控制选择输入的扇出到输出。

Sleep引脚可以启动芯片的睡眠模式来休眠芯片。

芯片使用QFN-48（7 mm×7 mm）的封装。



## 引脚配置



1. NC: 无电气连接
2. 芯片中间PAD为散热PAD, 需要连接GND

| 引脚编号                     | 名称                | 类型 | 描述   |
|--------------------------|-------------------|----|--|
| 1                        | $V_{REF}$         | 输出 | 参考电压   |
| 2                        | $\overline{CLK0}$ | 输入 | 输入反相端CLK0  |
| 3                        | $CLK0$            | 输入 | 输入同相端CLK1  |
| 7, 18, 24,<br>30, 37, 43 | $V_s$             | 电源 | 电源电压   |
| 5                        | $\overline{CLK1}$ | 输入 | 输入反相端CLK1  |
| 6                        | $CLK1$            | 输入 | 输入同相端CLK1  |
| 8                        | OUT11B            | 输出 | LVDS差分输出反相端或CMOS输出11                                 |
| 9                        | OUT11A            | 输出 | LVDS差分输出同相端或CMOS输出11                                 |
| 10                       | IN_SEL            | 输入 | 输入选择 0: 选择CLK0; 1: 选择CLK1                            |
| 11                       | CTRL_A            | 输入 | 控制OUT0-OUT3, 0: 输出LVDS 1: 输出CMOS, CMOS输入有200kΩ的下拉电阻  |
| 12                       | CTRL_B            | 输入 | 控制OUT4-OUT7, 0: 输出LVDS 1: 输出CMOS, CMOS输入有200kΩ的下拉电阻  |
| 13                       | CTRL_C            | 输入 | 控制OUT8-OUT11, 0: 输出LVDS 1: 输出CMOS, CMOS输入有200kΩ的下拉电阻 |
| 14                       | SLEEP             | 输入 | 睡眠模式开关, 0: 芯片正常工作 1: 睡眠模式                            |
| 15                       | OUT10B            | 输出 | LVDS差分输出反相端或CMOS输出10                                 |
| 16                       | OUT10A            | 输出 | LVDS差分输出同相端或CMOS输出10                                 |

|                  |       |    |                     |
|------------------|-------|----|---------------------|
| 4,17,23,29,38,44 | GND   | 地  | 电源地                 |
| 19               | OUT9B | 输出 | LVDS差分输出反相端或CMOS输出9 |
| 20               | OUT9A | 输出 | LVDS差分输出同相端或CMOS输出9 |
| 21               | OUT8B | 输出 | LVDS差分输出反相端或CMOS输出8 |
| 22               | OUT8A | 输出 | LVDS差分输出同相端或CMOS输出8 |
| 25               | OUT7B | 输出 | LVDS差分输出反相端或CMOS输出7 |
| 26               | OUT7A | 输出 | LVDS差分输出同相端或CMOS输出7 |
| 27               | OUT6B | 输出 | LVDS差分输出反相端或CMOS输出6 |
| 28               | OUT6A | 输出 | LVDS差分输出同相端或CMOS输出6 |
| 31               | OUT5B | 输出 | LVDS差分输出反相端或CMOS输出5 |
| 32               | OUT5A | 输出 | LVDS差分输出同相端或CMOS输出5 |
| 33               | OUT4B | 输出 | LVDS差分输出反相端或CMOS输出4 |
| 34               | OUT4A | 输出 | LVDS差分输出同相端或CMOS输出4 |
| 35               | NC    |    | 无电气连接               |
| 36               | NC    |    | 无电气连接               |
| 39               | OUT3B | 输出 | LVDS差分输出反相端或CMOS输出3 |
| 40               | OUT3A | 输出 | LVDS差分输出同相端或CMOS输出3 |
| 41               | OUT2B | 输出 | LVDS差分输出反相端或CMOS输出2 |
| 42               | OUT2A | 输出 | LVDS差分输出同相端或CMOS输出2 |
| 45               | OUT1B | 输出 | LVDS差分输出反相端或CMOS输出1 |
| 46               | OUT1A | 输出 | LVDS差分输出同相端或CMOS输出1 |
| 47               | OUT0B | 输出 | LVDS差分输出反相端或CMOS输出0 |
| 48               | OUT0A | 输出 | LVDS差分输出同相端或CMOS输出0 |
| (49)             | EPAD  |    | 散热PAD连接GND          |

## 绝对最大额定值

| 符号        | 描述   | 最小值  | 最大值 | 单位 |
|-----------|------|------|-----|----|
| $V_S$     | 电源电压 | -0.3 | 2   | V  |
| $V_{IN}$  | 输入电压 | -0.3 | 2   | V  |
| $V_{out}$ | 输出电压 | -0.3 | 2   | V  |

## 建议工作条件

| 符号    | 描述   | 最小值  | 典型值 | 最大值  | 单位 |
|-------|------|------|-----|------|----|
| $V_S$ | 电源电压 | 1.71 | 1.8 | 1.89 | V  |
| $T_A$ | 环境温度 | -40  | 25  | 85   | °C |

## ESD额定值

| 符号        | 描述   | 条件               | 额定值   | 单位 |
|-----------|------|------------------|-------|----|
| $V_{ESD}$ | 静电放电 | 静电放电人体模型 (HBM)   | ±2000 | V  |
|           |      | 静电放电充电设备模型 (CDM) | ±1000 | V  |

## 电学特性

| 参数                   | 符号              | 最小值  | 典型值     | 最大值       | 单位   | 条件                       |
|----------------------|-----------------|------|---------|-----------|------|--------------------------|
| <b>时钟差分输入</b>        |                 |      |         |           |      |                          |
| 输入频率                 | $f_{IN}$        | 0    |         | 800       | MHz  |                          |
| 输入最小摆幅               | $V_{ID}$        | 200  |         |           | mVpp | 较高的摆率可以提升抖动性能            |
| 输入共模范围               | $V_{CM}$        | 0.4  |         | $V_S-0.4$ |      |                          |
| <b>LVDS输出DC/AC特性</b> |                 |      |         |           |      |                          |
| 输出共模电平               | $V_{OCM}$       |      | 1.25    |           | V    |                          |
| 上升下降时间               | $t_r/t_f$       |      | 634     |           | ps   |                          |
| 占空比                  | Duty-cycle      |      | 50%     |           |      |                          |
| 输入输出延迟               | Delay           |      | 3       |           | ns   |                          |
| 输出时钟偏斜               | Skew            |      | 100     |           | ps   |                          |
| 不同part时钟偏斜           | $Skew_{part}$   |      | 400     |           | ps   |                          |
| 附加抖动                 | $J_{ADD\_LVDS}$ |      | 64      |           | fs   | 800MHz频率, 积分区间12k到20MHz  |
| <b>CMOS输出DC/AC特性</b> |                 |      |         |           |      |                          |
| 输出高电平                | $V_{OH}$        |      | 1.3     |           | V    | 50欧姆负载                   |
| 输出低电平                | $V_{OL}$        |      | 0       |           | V    | 50欧姆负载                   |
| 上升/下降时间              |                 |      | 600     |           | ps   | 5pF负载                    |
| 附加抖动                 | $J_{ADD\_CMOS}$ |      | 21      |           | fs   | 200MHz频率, 积分区间为12k到20MHz |
| <b>参考电压</b>          |                 |      |         |           |      |                          |
| 输出电压                 | $V_{REF}$       |      | $V_S/2$ |           | V    |                          |
| <b>功耗</b>            |                 |      |         |           |      |                          |
| 电源电压要求               |                 | 1.71 | 1.8     | 1.89      | V    |                          |
| 睡眠模式功耗               |                 |      | 10      |           | mA   |                          |
| LVDS输出功耗, 100MHz     |                 |      | 100     |           | mA   |                          |

## 典型特性

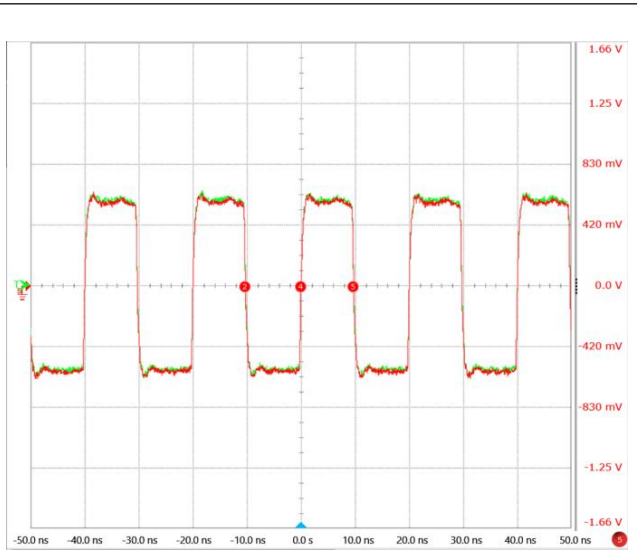


图1 CMOS 50MHz输出波形

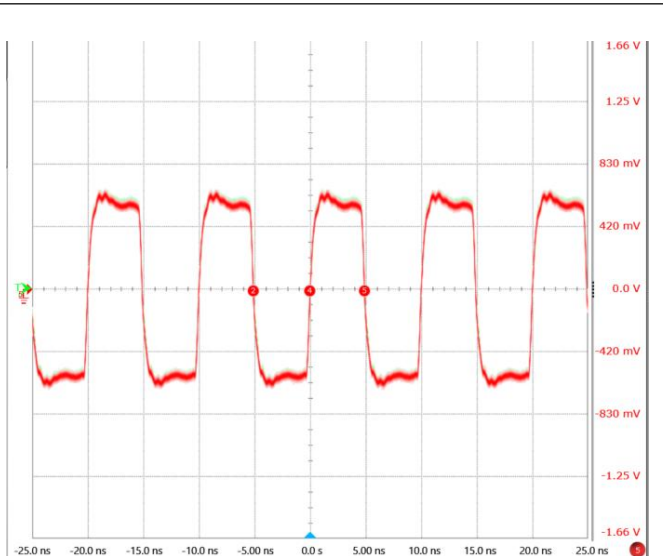


图2 CMOS 100 MHz输出波形

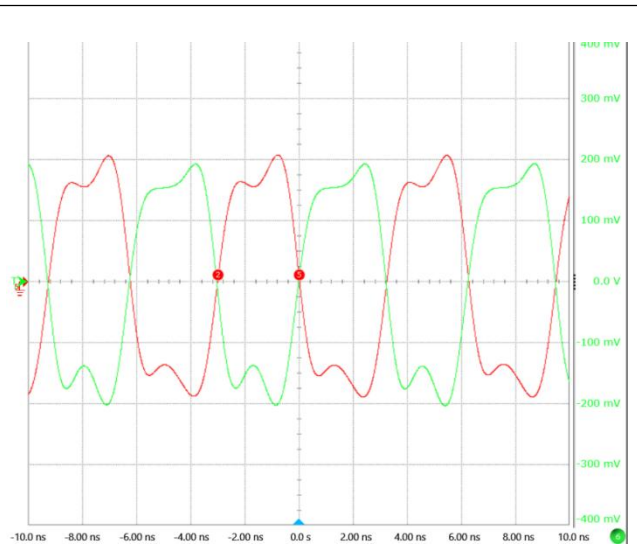


图 LVDS 160MHz输出波形

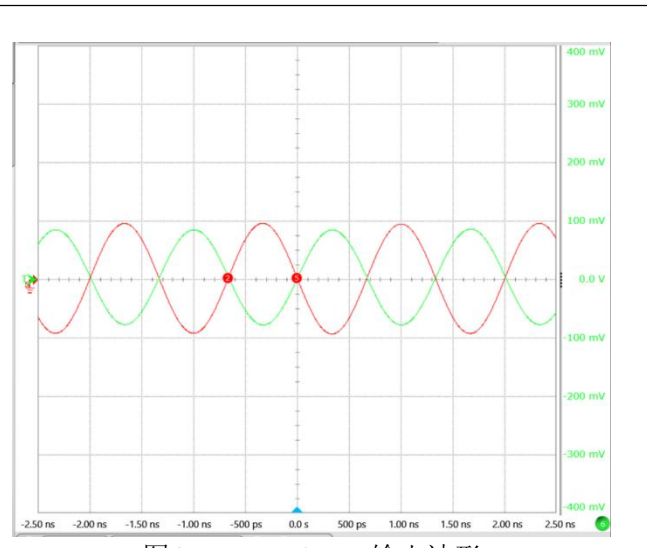


图4 LVDS 750MHz输出波形



04:53:43 AM 03/30/2025

图 CMOS输出200MHz输入信号与输出信号相位噪声曲线

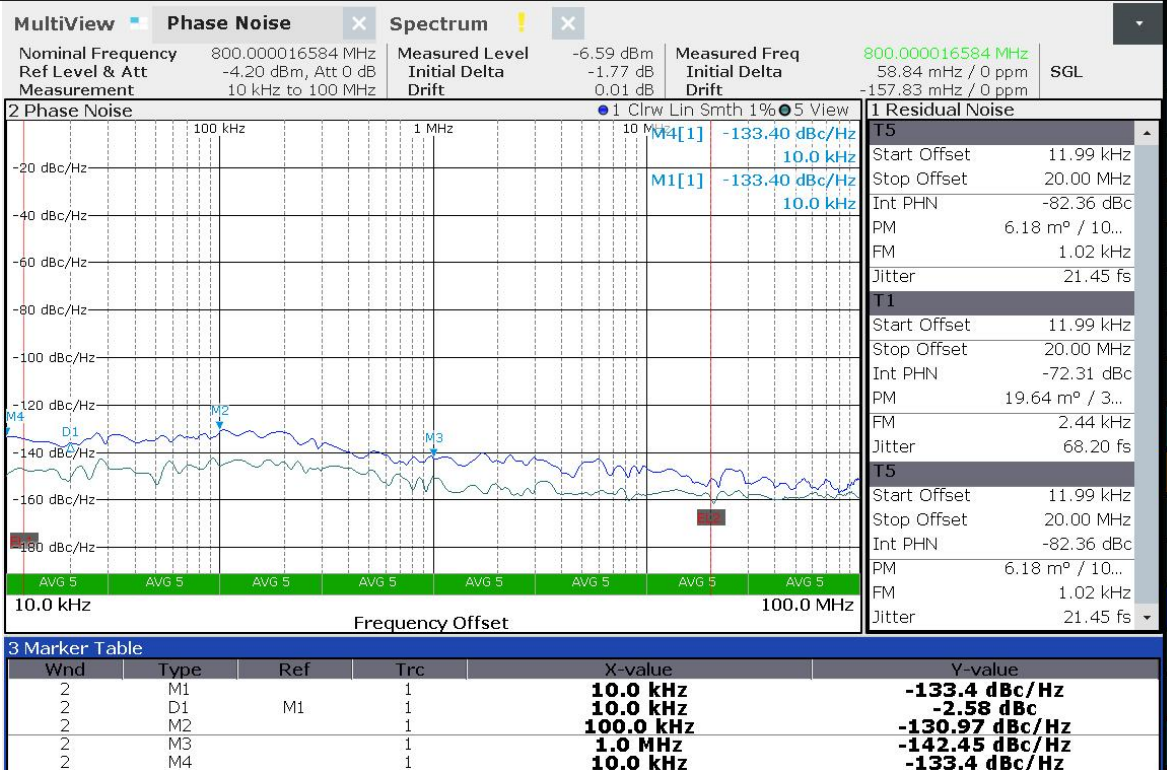


图 LVDS在800MHz处输入相位噪声曲线和输出相位噪声曲线

## 功能描述和应用实现

MBUF854从两个时钟中选择一个输入，可以最多扇出到12路LVDS输出或24路CMOS输出，输出分为3个组，每一组可以通过开关独立控制输出的电平逻辑类型。

## 制作工艺

时钟缓冲器MBUF854是基于180nm CMOS工艺制作。

## 时钟输入

MBUF854为差分输入提供了片内自偏置，片内电阻分压给时钟输入提供了共模电平。输入可以使用AC耦合也可以使用DC耦合。时钟信号输入的摆率较低会影响输出的抖动性能，所以建议使用高摆率输入来获得比较好的抖动性能。

## 输入端接方式

下图举例说明了一些电平类型作（LVDS为输入的连接方式，分为直流耦合和交流耦合两种方式

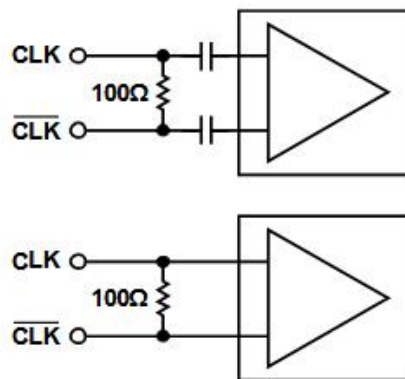


图 LVDS作为输入时典型的AC耦合和DC耦合

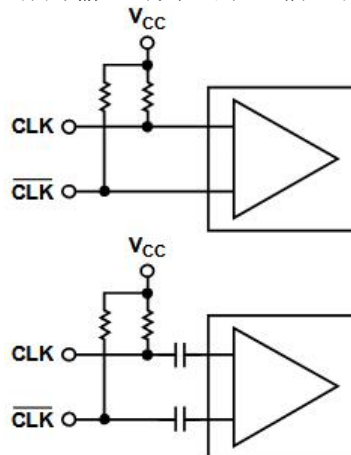


图 CML作为输入时典型的AC耦合和DC耦合

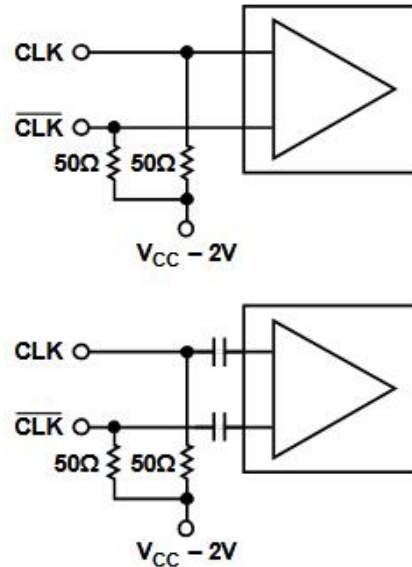


图 LVPECL作为输入时典型的AC耦合和DC耦合

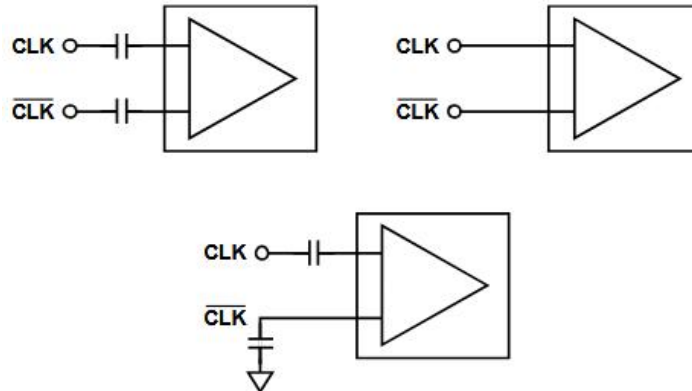


图 1.8 V CMOS作为输入时典型的AC耦合和DC耦合

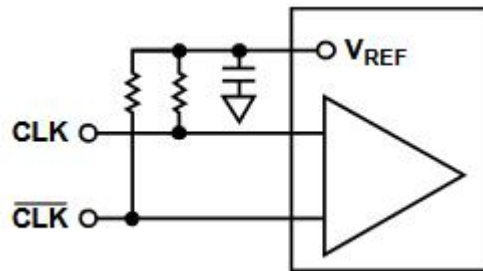


图 使用片上产生的 $V_{REF}$ 提供到 $V_S/2$ 的低阻抗路径

## 输入逻辑兼容性

MBUF854工作在1.8 V的电源电压下，所以在配置时钟输入时要注意其兼容性是否匹配，防止损坏器件，下表是总结的电平类型兼容性。

| 电源电压 (V) | 电平类型   | 共模电压 (V) | 输出摆幅 (V) | AC耦合 | DC耦合 |
|----------|--------|----------|----------|------|------|
| 3.3      | CML    | 2.9      | 0.8      | 是    | 否    |
| 2.5      | CML    | 2.1      | 0.8      | 是    | 否    |
| 1.8      | CML    | 1.4      | 0.8      | 是    | 是    |
| 3.3      | CMOS   | 1.65     | 3.3      | 否    | 否    |
| 2.5      | CMOS   | 1.25     | 2.5      | 否    | 否    |
| 1.8      | CMOS   | 0.9      | 1.8      | 是    | 是    |
| 1.5      | HSTL   | 0.75     | 0.75     | 是    | 是    |
|          | LVDS   | 1.25     | 0.4      | 是    | 是    |
| 3.3      | LVPECL | 2.0      | 0.8      | 是    | 否    |
| 2.5      | LVPECL | 1.2      | 0.8      | 是    | 是    |
| 1.8      | LVPECL | 0.5      | 0.8      | 是    | 是    |

## 时钟输出

每个驱动器都包含差分LVDS输出或者两个单端CMOS输出（同相）。当LVDS驱动器使能打开时，相应的CMOS驱动器此时处于高阻状态；当CMOS驱动使能打开的时候，相应的LVDS驱动器被关闭同时处于高阻状态。

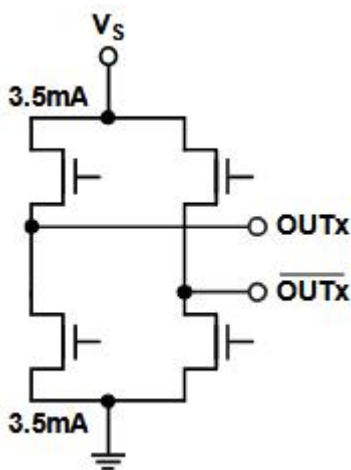


图 LVDS输出等效电路

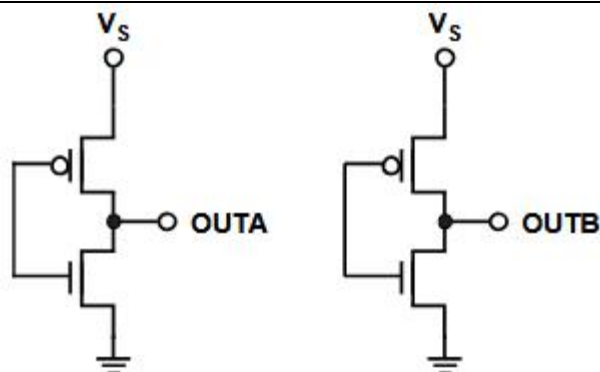


图 CMOS输出等效电路

## 控制引脚功能

**CTRL\_A, CTRL\_B, CTRL\_C:** CTRL\_A, CTRL\_B, CTRL\_C是分别控制三组的输出电平类型的引脚，当引脚为高电平时，输出电平类型为CMOS，当引脚为低电平时，输出电平类型为LVDS。这三个引脚内部都有200kΩ的下拉电阻下拉。

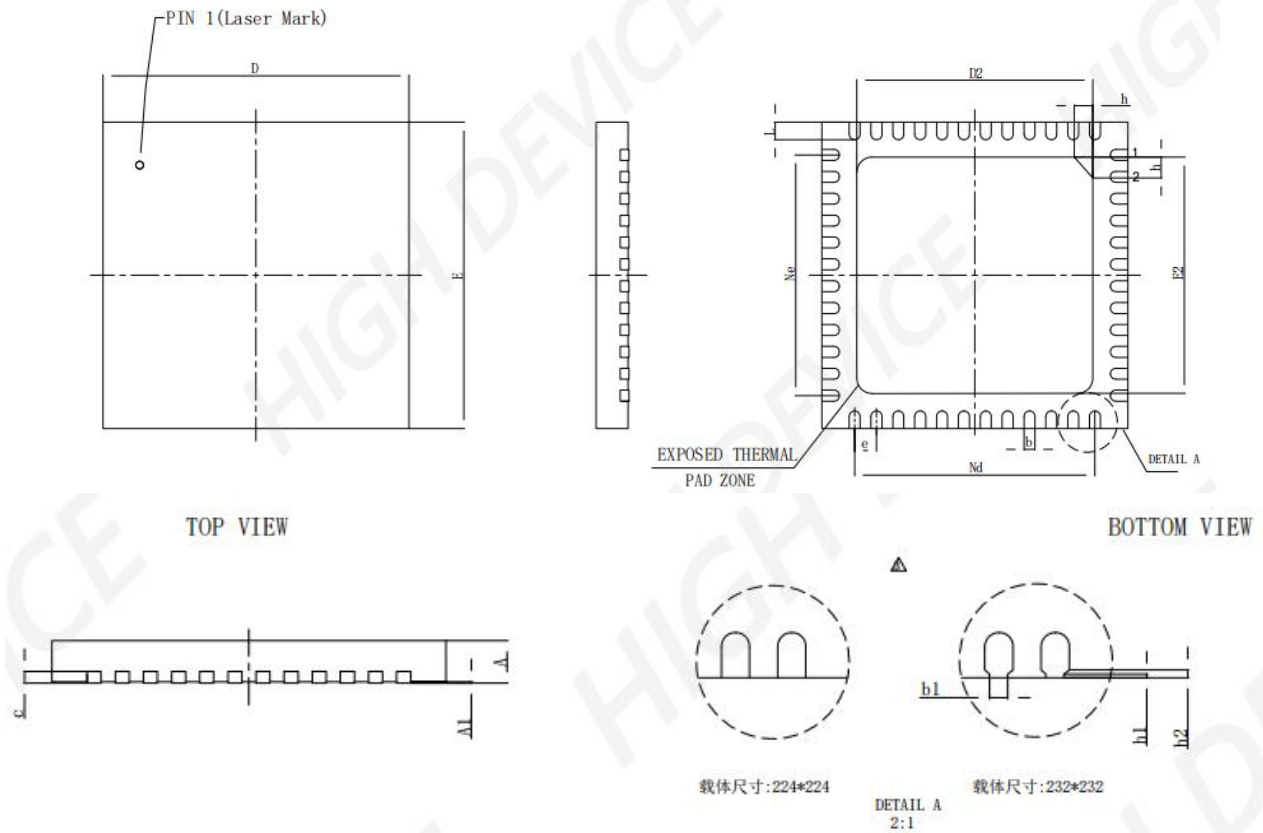
**IN\_SEL:** IN\_SEL引脚控制输入时钟的选择，在CLK0和CLK1之间二选一，该引脚为低电平时选择CLK0输入，当该引脚为高电平时选择CLK1输入。此引脚片内有200kΩ下拉电阻。

**睡眠模式:** 在芯片的睡眠模式下，除了片内带隙基准，芯片的其他部分会关断。此引脚为高电平时使能，当启动睡眠模式时，输出为高阻态。此引脚片内有200kΩ的下拉电阻。

**电源电压:** MBUF854要求 $1.8\text{ V}\pm 5\%$ 的电源电压，在PCB布局时建议在电源接入口增加10uF的旁路电容，在芯片的电源引脚附近增加0.1uF的电容实现了滤波，该电容尽可能离芯片的引脚近。

## 封装外形

MBUF854使用QFN-48 (7mm×7mm) 的封装



| SYMBOL | MILLIMETER |      |      |
|--------|------------|------|------|
|        | MIN        | NOM  | MAX  |
| A      | 0.70       | 0.75 | 0.80 |
| A1     | 0          | 0.02 | 0.05 |
| b      | 0.18       | 0.25 | 0.30 |
| b1     | 0.10       | 0.16 | 0.21 |
| c      | 0.18       | 0.20 | 0.23 |
| D      | 5.90       | 7.00 | 7.10 |
| D2     | 5.30       | 5.40 | 5.50 |
| e      | 0.50BSC    |      |      |
| Ne     | 5.50BSC    |      |      |
| Nd     | 5.50BSC    |      |      |
| E      | 5.90       | 7.00 | 7.10 |
| E2     | 5.30       | 5.40 | 5.50 |
| L      | 0.35       | 0.40 | 0.45 |
| h      | 0.30       | 0.35 | 0.40 |
| h1     | 0.03REF    |      |      |
| h2     | 0.10REF    |      |      |